

Omnisight: Етернет уређај за дигитализацију и дистрибуцију SDTV сигнала

Руководилац пројекта: Мирјана Стојановић

Одговорно лице: Милан Оклобција

Аутори: Милан Оклобција, Марко Николић, Жељко Стојковић, Никола Ненадић

Развијено: у оквиру пројекта технолошког развоја TP-32025

Година: 2012.

Примена: од 01.09.2012.

Кратак опис

У овом техничком решењу је детаљно описана хардверско-софтверска реализација мрежног уређаја који врши дигитализацију аналогног SDTV сигнала и дистрибуцију видео садржаја путем UDP пакета у локалној Етернет мрежи. Осим овог уређаја, комплетан систем чине и мрежни графички клијенти, који прихватају видео садржај из UDP пакета и приказују га на дисплеј јединицама у XGA резолуцији.

Уређај за дигитализацију и дистрибуцију SDTV сигнала је заснован на видео процесору *Texas Instruments*-а (TI) TMS320DM642 који има специјализоване видео и аудио портове. За дигитализацију SDTV сигнала се користи Micronas AVF 4900B аудио/видео декодер, док се за дигитализацију аудио сигнала користи аудио кодек Philips UDA 1338H. Комплетан софтвер је развијен у развојном окружењу TI Code Composer Studio v3.1, при чему се користи DSP/BIOS оперативни систем који обезбеђује рад апликација у реалном времену. Уређај је намењен непрекидном раду (24/7).

Техничке карактеристике:

Назив српски:	Етернет уређај за дигитализацију и дистрибуцију SDTV сигнала - EUDV
Назив енглески:	Remote Video Encoder – RVE
Режим рада:	24/7
Напајање:	12V±5V екстерно нестабилисано
Улази:	Ethernet 100Mbit, SCART интерфејс
Излази:	стерео аудио излаз

Техничке могућности:

Основне функције уређаја су: дигитализација аналогног SDTV сигнала (RGB, S-video или композитни видео улаз), MJPEG кодовање видеа и слање видеа путем UDP пакета у 100Mbit Етернет мрежи. Уређај има један видео улаз.

Подржана је обрада аналогног стерео аудио сигнала и његово слање у мрежу. Постоји и један локални стерео аудио излаз за локално емитовање.

Омогућено је независно програмабилно кашњење видео и аудио сигнала до 10 секунди.

Постоји TCP веза са управљачким сервером који шаље команде уређају, може да прочита његово стање и пошаље нову верзију софтвера.

Имплементиран је и алгоритам деинтерлејсинга.

На уређају је подигнут и http сервер који омогућава удаљено надгледање уређаја.

Реализатори:

Институт "Михајло Пупин" у Београду

Корисници:

ИМП за потребе дистрибуираних мрежних система за прикупљање и надзор мултимедијалних информација. Постоји могућност употребе и у *digital signage* системима од стране независних развојних кућа. Уређај инсталиран у Електродистрибуцији Београд.

Подтип решења:

Нови производ (M81)

Стање у свету

Дисплеј системи контролних центара или центара за надгледање често захтевају приказ видео садржаја који је у облику SDTV сигнала . Ово могу бити видео сигнали са камера за надгледање, локалног кабловског система телевизије и слично. Имајући ово у виду, у оквиру дистрибуираног графичког дисплеј система развијеног у Институту „Михајло Пупин“, реализован је одговарајући уређај који врши функцију дигитализације SDTV сигнала и то видео и аудио компоненте. Дигитализовани видео и аудио сигнали се затим шаљу универзалним мрежним графичким клијентима који врше приказ видео сигнала. У појединим случајевима је због синхронизације са другим аудио или видео извором неопходно остварити кашњење видео или аудио сигнала.



Слика 1. Етернет уређај за дигитализацију и дистрибуцију SDTV сигнала

Детаљан опис техничког решења

Спецификација система

Функционални захтеви

Основна функција Етернет уређаја за дистрибуцију видеа (у даљем тексту EUDV) је дигитализација аналогног SDTV сигнала и слање видеа у локалну Етернет мрежу путем UDP пакета мрежним графичким клијентима. При том, видео сигнал треба да задржи основну резолуцију или да је по потреби смањи.

Уређај треба да има могућност пријема различитих типова SDTV сигнала у основном опсегу (RGB, S-видео или композитни видео сигнал). Треба да постоји један видео улаз.

Поред овог, уређај треба да има могућност обраде улазног стерео аудио сигнала. Потребно је да постоји један локални стерео аудио излаз, као и могућност слања аудио сигнала путем Етернета. Треба напоменути да улазни аудио и видео сигнал не морају да потичу од истог извора.

Уређај треба да обезбеди програмабилно кашњење аудио и видео сигнала до 10 секунди, независно једно од другог.

Додатни захтев је подизање http сервера који треба да приказује видео садржај у нижој резолуцији и са мањим броја слика у секунди од оригиналног видеа.

Треба омогућити пријем и обраду команди од управљачког сервера (рачунара) који се налази и у истој локалној мрежи са EUDV.

Климо-механички захтеви

Видео модул ће радити на собној температури. Компоненте је потребно специфицирати за температурни опсег од 0°C до 70°C.

Димензије уређаја и интерфејси

Величину штампане плоче Ethernet видео модула и позиције конектора потребно је пројектовати тако да буду у складу са величином кутије за смештање уређаја. Величина и облик кутије нису унапред дефинисани, тако да их је потребно дефинисати у току рада на развоју уређаја. На модулу ће постојати следећи интерфејси:

- стандардни RJ-45 Ethernet конектор,
- један SCART 21-пински конектор за аудио и видео улаз,
- два чинч конектора за стерео аудио сигнал,
- стандардни конектор за напајање,
- алтернативне клеме за напајање,
- 6 DIP прекидача за промену конфигурације уређаја (спољно подешавање).

Како уређај треба непрекидно да ради (24/7), то је потребно квалитетно решити проблем дисипације у најекстремнијим условима. Пожељно је хлађење реализовати на пасиван начин (избећи употребу активних компоненти као што су вентилатори и сл.).

Електрични захтеви

Модул ће бити напајан спољашњим нестабилисаним једносмерним напајањем, напона од 7.5V до 16.5V. Максимална потрошња видео модула неће прећи један ампер. И поред тога, потрошњу је потребно минимизовати у циљу лакше дистрибуције напајања у систему и мањег грејања уређаја.

Измена конфигурације модула

На Ethernet видео модулу ће постојати укупно шест DIP прекидача за измену конфигурације уређаја. DIP прекидачи ће бити монтирани на ивици штампане плоче, како би био омогућен лак приступ кроз отвор на будућем кућишту.

Два DIP прекидача ће одређивати у ком IP режиму ће се активирати уређај по укључењу напајања. Предвиђени IP режими рада су:

- уређај се јавља на *default* IP адреси,
- уређај се јавља на задатој IP адреси (адреса дефинисана у *firmware*-у),
- уређај обезбеђује IP адресу преко DHCP сервера.

Остала четири DIP прекидача остају резервисана за будућа проширења конфигурације уређаја.

Цена

Цена уређаја је критичан фактор. Цена производње је неопходно спустити на 180 EUR за серију од 1000 комада. Ово урадити оптимизацијом компоненти уређаја са једне стране, односно оптималнијом употребом ресурса система са друге стране. У ову цену улазе трошкови набавке компоненти, производње, склапања, тестирања, као и трошкови набавке или производње спољашњег напајања.

Електромагнетска компатибилност

Финални производ треба да задовољи све директиве тако да буде *CE* сертификован, класа Б. Крајњи циљ је *CE* сертификација у овлашћеној лабораторији.

Избор компоненти

Дизајн Ethernet видео модула је пожељно базирати на примени DM642 видео сигнал процесора произвођача *Texas Instruments* и чипа AVF 4900B за дигитализацију видеа компаније *Micronas*. Уколико је могуће, хардвер конципирати тако да је могуће заменити процесор DM642 процесором DM643 без измена на штампаној плочи. Приликом дефинисања архитектуре хардвера и избора осталих компоненти примарни критеријум треба да буде смањење цене уз испуњење свих функционалних захтева.

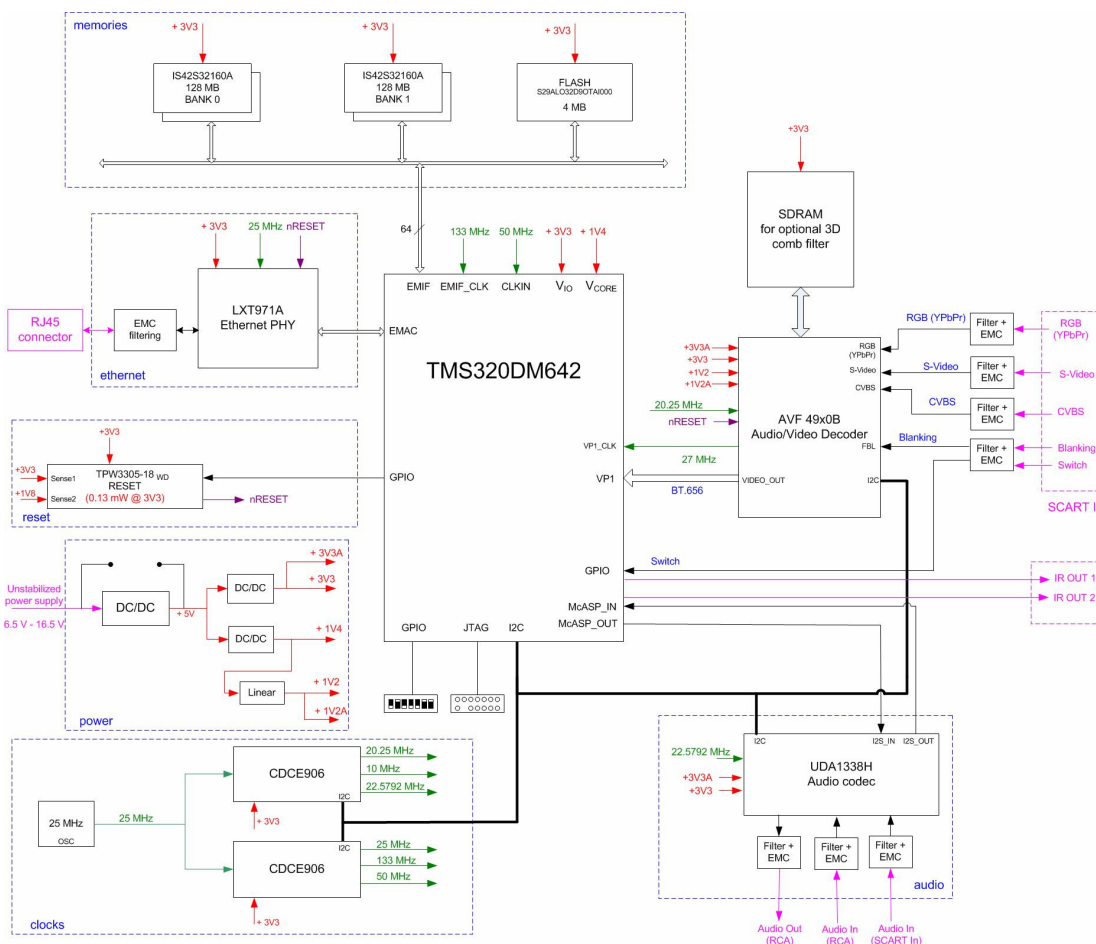
Софтвер

На EUDV је потребно реализовати следеће софтверске модуле на DM642 процесору:

1. *Bootloader* и иницијализација хардвера,
2. Подршка за пребацивање *firmware*-а преко мреже,
3. Модификација драјвера за видео порт процесора,
4. Модификација драјвера за вишеканални аудио серијски порт процесора,
5. Интеграција компоненти под *real-time* оперативним системом и тестирање.

Архитектура хардвера

На слици 2 је представљена хардверска архитектура EUDV.



Слика 2. Хардверска архитектура EUDV

Хардвер EUDV је базиран на дигиталном процесору сигнала *Texas Instruments* (TI) TMS320DM642. Овакво решење омогућује добар баланс између перформанси, потрошње и цене. Такође, TMS320DM642 у себи интегрише и неколико

периферијских јединица неопходних за реализацију система, као што су: меморијски контролер, видео улази, Етернет интерфејс, као и дигитални аудио порт. Хардверско решење EUDV се састоји из неколико блокова. Ови блокови су: напајање, ресет коло, блок за генерисање тактова, процесор, меморије, Етернет, блок за дигитализацију видео сигнала и блок за дигитализацију аудио сигнала.

Блок за напајање уређаја

Да би се обезбедило функционисање свих кола у систему потребно је генерисати следеће напоне:

- +3,3V за напајање дигиталне логике и интерфејсних кола,
- +3,3V за напајање аналогног дела чипа за дигитализацију видео сигнала,
- +1,4V за напајање језгра DSP процесора и
- +1,2V за напајање дигиталног дела чипа за дигитализацију видео сигнала.

Напајање уређаја се врши стандардним нестабилисаним извором (12 V, 1 A). Од овог напона се коришћењем DC/DC конвертора добија напон од 5V који служи за генерисање свих осталих напона у систему. Напони за напајање дигиталне логике добијени су коришћењем DC/DC конвертора са изузетком напона 1,2 V где се због ниске потрошње користити јефтинији линеарни регулатор. Напон 3,3 V за напајање аналогног дела чипа за дигитализацију видео сигнала је због тражене високе стабилности реализован коришћењем линеарног регулатора.

Ресет коло

Системски ресет је имплементиран помоћу наменског кола TI TPS3305-18D. Коло врши надгледање напона напајања од 3,3 V који користе дигитална кола и 3,3 V који користе аналогни делови кола. Такође, коло врши мониторинг *watchdog* сигнала са главног процесора. У случају изостанка било којег од ових сигнала генерише се системски ресет. Сигнал ресета се води на следећа кола: процесор, флеш меморију, Етернет РНУ чип и чип за дигитализацију видео сигнала.

Генерисање сигнала такта

За предложену архитектуру хардвера у систему потребно је генерисати следеће тактове:

- основни такт DSP процесора – 50 MHz,
- основни такт за меморијски контролер (EMIF) – 133 MHz,
- такт за 100 Mbps Етернет примопредајник – 25 MHz,
- такт за чип за дигитализацију видео сигнала – 20,25 MHz и
- такт за аудио кодек – 22,5792 MHz.

Наведени тактови су генерисани коришћењем програмабилних PLL кола. Примењено решење садржи само један извор референтног такта (осцилатор

учестаности 25 MHz). Потребни тактови за функционисање система су генерисани помоћу два кола CDCE906 (*Texas Instruments*). Прво коло је искоришћено за генерисање тактова за DSP процесор, EMIF интерфејс и Етернет примопредајник, док друго коло генерише тактове за чип за дигитализацију видео сигнала као и аудио кодек.

DSP процесор TMS320DM642

Процесор TMS320DM642 представља дигитални процесор сигнала из фамилије C64x који је дизајниран за примену у мултимедији. Језгро овог процесора је базирано на специфичној Velocity™ *Very long instruction word* - VLIW архитектури која омогућава истовремено извршавање осам 32-битних инструкција. На радном такту од 600 MHz ово омогућава перформансе од 4800 милиона инструкција у секунди, будући да видео процесор садржи 6 аритметичко-логичких јединица и две множачке јединице. TMS320DM642 у себи има интегрисане различите периферије од којих су за EUDV искоришћени EMIFA меморијски контролер, један видео порт, McASP аудио порт као и EMAC порт за реализацију Етернет интерфејса.

Меморије

EMIFA је екстерни меморијски интерфејс који подржава неколико врста синхроних и асинхроних меморија. Меморија резервисана за EMIFA интерфејс је подељена у четири меморијска простора. Опсег адреса тих простора је такав да омогућава адресирање 256 MB меморије по једном простору. На DSP процесор је повезано укупно 64 MB SDRAM меморије предвиђене за рад на фреквенцији од 133 MHz. Меморија је подељена у два блока од 32 MB, који се налазе у два одвојена меморијска простора.

Флеш меморија служи за складиштење *boot* и извршног кода DSP процесора, као и за складиштење информација о конфигурацији уређаја (IP адреса и слично). Искоришћен је меморијски чип Spansion S29AL032D капацитета 4 MB, са 8-битном магистралом података, а за комуникацију са флеш меморијом користи се посебан меморијски простор. EMIFA може адресирати само 1 MB асинхроне меморије по меморијском простору уколико је ширина приступа меморији 8 бита. Како је био неопходан капацитет меморије од 4 MB уведене су још две адресне линије реализоване на GPIO пиновима DSP процесора.

Етернет интерфејс

За реализацију Етернет интерфејса на EUDV користи се EMAC порт процесора који је повезан са колом LXT971A које представља физички мрежни интерфејс. Комуникација са овим колом се обавља преко стандарног МИИ (*Media Independent Interface*) интерфејса. Контрола чипа LXT971A од стране EMAC-а се обавља преко стандарног MDIO интерфејса.

Блок за дигитализацију видео сигнала

Овај блок се базира на коришћењу чипа *Micronas AVF 4900B* који представља аутономну јединицу за дигитализацију видео и његово прослеђивање до главног процесора по ВТ656 стандарду. Овај чип поседује 8 линија за аквизицију аналогног видео сигнала у форматима RGB, S-Video или као композитни видео сигнал. Такође постоји посебан канал за дигитализацију стерео аудио сигнала. Чип може вршити и издвајање телетекст информација из видео сигнала а поседује напредни 3D комб филтар за декодовање композитног видео сигнала. Пренос дигитализованог сигнала до главног процесора се врши преко ВТ656 интерфејса ширине 10 бита, а опционо је могуће повезати и дигитални аудио канал преко I2S интерфејса.

Блок за дигитализацију аудио сигнала

Осим преноса и обраде видео, уређај има могућност обраде и слања аудио сигнала у Етернет мрежу, као и локално емитовање коришћењем стерео аудио излаза. Аудио кодек *Philips UDA 1338H* је повезан на вишеканални серијски аудио серијски порт (McASP) видео процесора, при чему се користи I2S магистрала за пријем и слање одбирака аудио сигнала, док се I2C магистрала користи за конфигурисање аудио кодека. Број бита по одбирку је 16, док је фреквенција одабирања 44,1 kHz.

Архитектура софтвера

Основне карактеристике

Комплетан софтвер на Етернет уређају је развијен у оквиру интегрисаног развојног окружења Code Composer Studio v3.1 и DSP/BIOS оперативног система који обезбеђује рад апликација у реалном времену. Креирање *task*-ова се у DSP/BIOS оперативном систему може вршити статички помоћу конфигурационог фајла или динамички у току извршавања кода. Приликом креирања *task*-а, потребно је, између осталог, дефинисати и његов проритет. Таск вишег проритета може да прекине извршавање таска нижег приоритета (*preemptive multi-tasking*). DSP/BIOS има слојевиту драјверску архитектуру која обезбеђује да промене у коду услед промена у хардверу буду минималне.

Уређај комуницира са управљачким сервером (стандардни РС рачунар) у локалној Етернет мрежи коришћењем стандардног TCP/IP стека и специфичног протокола изнад транспортног слоја, који је дефинисан за потребе рада оваквог система. Дати протокол комуникације између уређаја и сервера обезбеђује: слање команди за конфигурисање уређаја, читавање тренутних параметара уређаја и упис нове верзије софтвера за Етернет уређај. Сервер дефинише комплетну конфигурацију уређаја: IP адресу и порт ће се користити за емитовање UDP пакета, резолуцију видео, квалитет JPEG слика, кашњење видео и аудио сигнала. Сервер

такође може по потреби да искључи емитовање видео или аудио сигнала, као и http сервера.

EUDV шаље видео у облику M-JPEG-а, код којег је свака слика појединачно JPEG кодована. При томе се за пренос информација користи UDP транспортни протокол. Како је величина UDP пакета ограничена, неопходно је да се пре слања подели JPEG фајл који одговара једном фрејму на блокове одговарајуће дужине. На страни клијента се врши састављање делова JPEG фајла, декодовање и приказ фрејма. Мрежни графички клијент може да прихвати до три независна видео канала. На једном монитору се може приказати један или више видео канала уз евентуално скалирање и/или ротацију. Ако се на монитору приказује више видео канала они се приказују један преко другог, ако се преклапају; дефинисан је приоритет приказа.

Једна од основних функција уређаја је програмабилно кашњење видео и аудио сигнала. Кашњење видео сигнала је независно од кашњења аудио сигнала. Максимално кашњење видео или аудио сигнала је 10 секунди. Кашњење је реализовано баферовањем података, при чему је потребно алоцирати довољну количину меморије у SDRAM-у. Наравно, у случају кашњења видеа, баферују се компримоване слике због уштеде меморије.

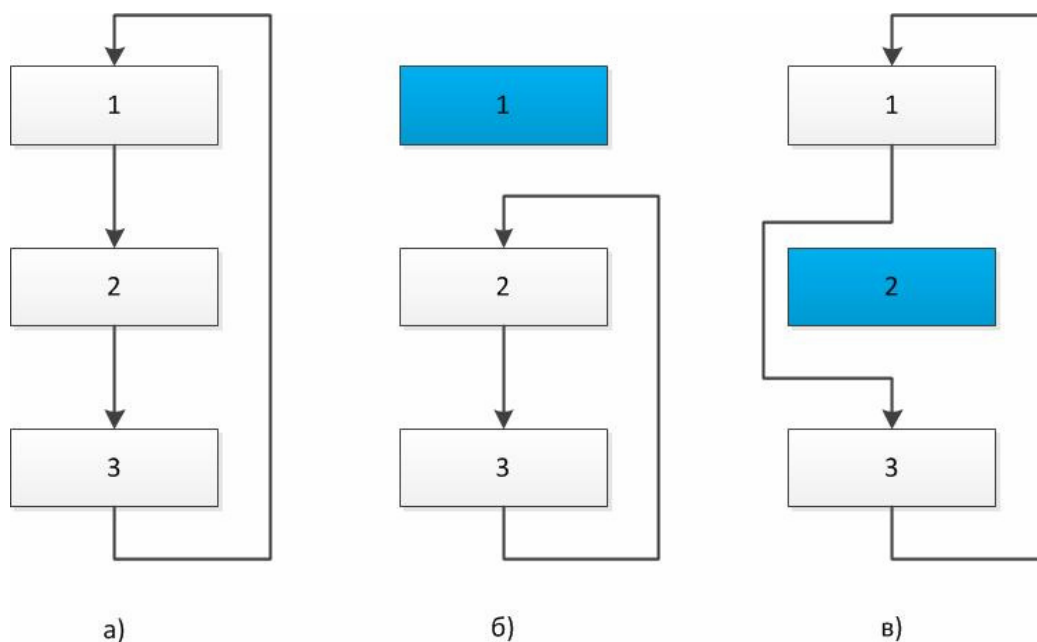
Постоји могућност да се на мрежном уређају подигне и http сервер који омогућава приступ уређају и ван локалне мреже. Http сервер приказује видео сигнал у нижој резолуцији и са мањим бројем слика у секунди и његова основна функција је праћење исправности рада уређаја, као и могућност конфигурисања уређаја, слично као и у локалној мрежи.

Уређај поседује две верзије софтвера: фабричку и радну верзију софтвера. Фабричка верзија софтвера се уписује само једном у току производње уређаја и корисник не може да је промени. Ова верзија софтвера има подржане само основне функције уређаја, а главна функција је прихватање и упис радне верзије софтвера. Радна верзија софтвера се након провере валидности уписује у флеш меморију и она постаје активна по ресету уређаја. Овакво решење са две верзије софтвера је уведено како би се заштитило од евентуалног нестанка напајања у току уписа нове радне верзије софтвера у флеш уређаја.

Драјвер видео порта

Контрола видео порта процесора TMS320DM642 као и чипа за дигитализацију видеа *Micronas AVF 4900B* се обавља коришћењем одговарајућег драјвера у оквиру оперативног система DSP/BIOS. Сам драјвер је подељен на два слоја од којих је један задужен за контролу видео порта процесора док је други задужен за контролу спољашњег уређаја (у овом случају чипа *Micronas AVF 4900B*). На овај начин је изведена енкапсулација драјвера што омогућава laku модификацију драјвера у случају измене конфигурације система тј. коришћења других чипова за дигитализацију видеа. Видео порт процесора TMS320DM642 поседује бафер капацитета 2,5 kB који служи за привремено смештање дигиталног видео сигнала.

Пребацивање података из овог бафера у оперативну меморију уређаја се обавља коришћењем DMA контролера. Дигитализована видео слика се смешта у један од видео бафера у оперативној меморији којих обично има три или четири. Драјвер врши циклични упис нових дигитализованих слика у видео бафере преписујући најстарији бафер (слика 3а),. Апликативни софтвер за обраду видеа преко драјвера узима један бафер (нпр. бафер број 1 на слици 3б), врши обраду слике (деинтерлејсинг, скалирање и компресија) и затим враћа бафер драјверу и узима следећи бафер (бафер број 2 на слици 3в). На тај начин се избегава колизија у коришћењу бафера између драјвера и апликације и спречава се губитак видео фрејмова.



Слика 3. Манипулација видео баферима

Драјвер аудио порта

Контрола вишеканалног серијског аудио порта процесора TMS320DM642 као и аудио кодека *Philips UDA 1338H* се обавља коришћењем одговарајућег драјвера у оквиру оперативног система DSP/BIOS, слично као и код видео порта. Драјвер је такође подељен на два слоја, од којих је један задужен за контролу аудио порта процесора, док је други задужен за контролу аудио кодека.

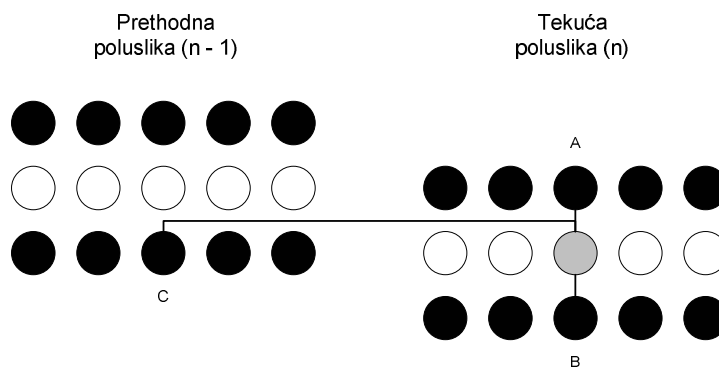
Приликом иницијализације уређаја се врши и конфигурирање аудио кодека коришћењем командног I2C интерфејса. За дохватање одбирака улазног аудио сигнала се користи DMA контролер, који након прикупљања задатог броја одбирака пријављује хардверски прекид. У пријему се користи двоструко баферисање, односно један бафер се користи за пријем текућих улазних одбирака, док се у другом

баферу налази већ примљени одбирци аудио сигнала које апликација треба да прочита, пре него што се напуни нови бафер са одбирцима. Приликом сваког прекида DMA контролера врши се промена бафера у који се уписују текући одбирци. Тиме се постиже да нема прекида у аудио сигналу. Апликација омогућава промену кашњења аудио сигнала, као и јачине звука. Наравно, могуће је и потпуно искључити аудио сигнал. Поред локалног емитовања аудио сигнала преко стерео излаза, могуће је и слање преко UDP пакета.

Алгоритам деинтерлејсинга

Видео драјвер генерише полуслике од којих треба саставити једну слику, односно потребно је извршити *деинтерлејсинг*, како не би дошло до визуелних артефаката у деловима слике са интензивним покретом, јер су полуслике снимљене у различитим тренуцима. Између неколико алгорита деинтерлејсинга изабрано је VT (вертикално-временско) медијано филтрирање. Овај алгоритам спада у групу алгорита деинтерлејсинга без компензације покрета и представља добар компромис између рачунске сложености и перформанси. Илустроваћемо изабрани алгоритам на једном конкретном примеру. Означимо са n текућу непарну полуслику. Потребно је одредити вредности пиксела у парним линијама $f(x, y, n)$ и то на основу два најближа суседна пиксела из непарних линија текуће полуслике $A = f(x, y - 1, n)$ и $B = f(x, y + 1, n)$ и одговарајућег пиксела $C = f(x, y, n - 1)$ из претходне полуслике. Применом VT медијаног филтрирања, узима се да је вредност пиксела једнака медијани ова три пиксела:

$$f(x, y, n) = \text{med}(f(x, y - 1, n), f(x, y + 1, n), f(x, y, n - 1)) \quad (1)$$



Слика 4. Илустрација алгоритма деинтерлејсинга

Слика 4 приказује одабрани алгоритам деинтерлејсинга. Црном бојом су означени пиксели који постоје у датој полуслици, док су белом бојом означени недостајући пиксели. Сиви кружић означава пиксел чија је вредност израчуната применом деинтерлејсинга.

Ако је покрет у слици мали, онда је врло вероватно да ће вредност одговарајућег пиксела из претходне полуслике бити између вредности два суседна пиксела из

текуће полуслике, па ће се његова вредност и узети за вредност недостајућег пиксела у текућој полуслици. У том случају се примењује временска интерполација. Уколико је реч о интензивнијем покрету у том делу слике, тада ће се за вредност пиксела узети један од суседних пиксела из текуће полуслике, чиме се губи на вертикалној резолуцији, што је главни недостатак овог алгорита. С друге стране, мала рачунска сложеност и одличне карактеристике код вертикалних ивица оправдавају коришћење овог алгорита.

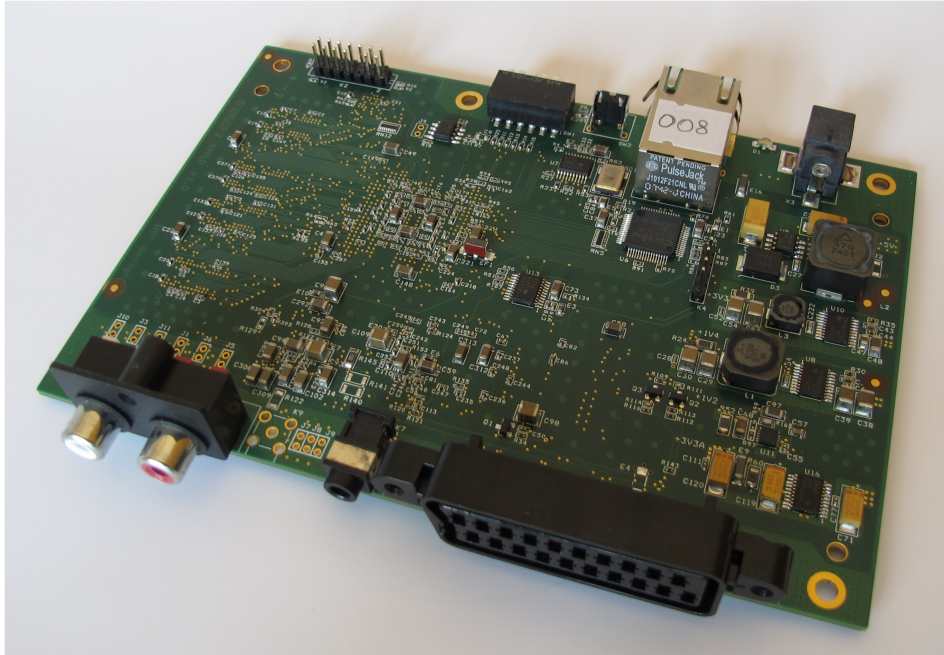
Перформансе уређаја и правци даљег развоја

Тестирањем уређаја је потврђено да он испуњава све захтеве из спецификације. Уређај је у стању да дистрибуира дигитализовани SDTV сигнал у основној резолуцији са протоком од 25 слика у секунди, при чему је заузеће процесора око 90%, када су и сви остали сервиси укључени (аудио, http сервер). Највише процесорског времена заузима JPEG кодовање слика у оригиналној резолуцији, при чему је то време променљиво и зависи од нивоа детаља у слици. Ово је најзахтевнија ситуација, а у свим осталим случајевима је заузеће процесора мање. Алгоритам за деинтерлејсинг узима мање од 10% процесорског времена и не зависи од садржаја слике. Истовремено, алгоритам пружа задовољавајући квалитет слике уз одсуство грешака у реконструкцији недостајућих пиксела.

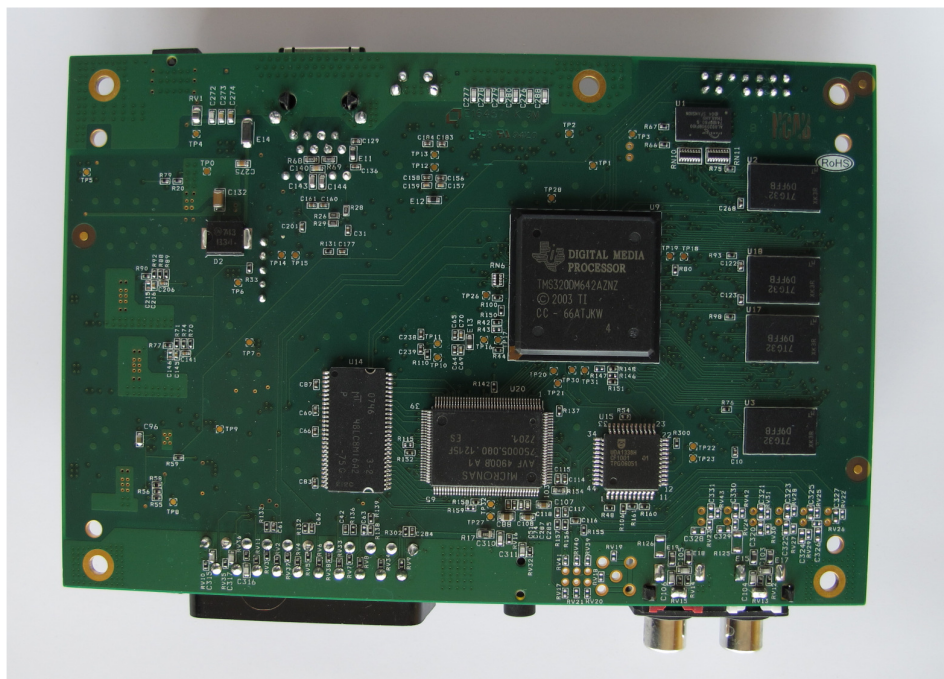
Правци даљег развоја су усмерени на реализацију новог уређаја базираног на новим знатно моћнијим *System-on-chip* решењима фирме *Texas Instruments* као што је нпр. *TMS320DM816x*. Овај чип у себи интегрише ARM и DSP језгро као и три јединице за хардверско кодовање видеа у H.264 формату у *Full HD* резолуцији. У том случају би се користио оперативни систем Linux, што би омогућило примену стандардних протокола за комуникацију са новим уређајем.

Изглед уређаја

На Сликама 5 и 6 је представљен изглед горње и доње стране штампане плоче EUDV.



Слика 5. Изглед горње стране штампане плоче EUDV



Слика 6. Изглед доње стране штампане плоче EUDV

Етернет уређај за дигитализацију и дистрибуцију SDTV сигнала (EUDV) је развијен у Институту Михајло Пупин у оквиру текућег пројекта бр. TP-32025 Министарства просвете, науке и технолошког развоја.

Штампано: јануар 2013.